



中国科学技术大学  
University of Science and Technology of China

# 超大规模集成电路设计



2018-9-5

第1章 VLSI概论

1



中国科学技术大学  
University of Science and Technology of China

讲课教师：胡新伟

办公室：电四楼200

办公室电话：63601805

手机：15056076398

email: [huxw@ustc.edu.cn](mailto:huxw@ustc.edu.cn)



2018-9-5

第1章 VLSI概论

2

助教:

汤纬地

手机: 13855164082

email: viddy@mail.ustc.edu.cn

赵晓诗

手机: 15656581168

email: sschase@mail.ustc.edu.cn

马晓超

手机: 13285656625

email: tiao625@mail.ustc.edu.cn

葛阳洋

手机: 18362961895

email: gyy1993@mail.ustc.edu.cn

教材:

超大规模集成电路与系统导论

原著: **Introduction to VLSI Circuits and Systems , 2002**

[美]John P. Uyemura 著, 周润德 译

电子工业出版社, 2004年1月

参考书:

数字集成电路——电路、系统与amp;设计 (第二版)

原著: **Digital Integrated Circuits**

**A Design Perspective, Second Edition, 2003**

[美] Jan M. Rabaey、Anantha Chandrakasan、Borivoje Nikolic 著

周润德 等译, 电子工业出版社, 2004年10月



## 理论课内容

- 硅片逻辑：MOSFET逻辑设计、CMOS集成电路的物理结构、制造工艺、版图设计；
- 电路设计：MOSFET的电气特性、逻辑门的电子学分析、高速CMOS逻辑电路设计、CMOS逻辑电路的高级技术；
- 系统设计：Verilog® HDL、常用的VLSI系统部件、CMOS VLSI运算电路、存储器与可编程逻辑、系统级物理设计。



实验教材（实验从第9周开始）：

**Cadence IC设计实验（电子版）**

黄鲁、胡新伟、白雪飞 编

**评分标准：**

平时：**30%~40%**

考试：**60%~70%**

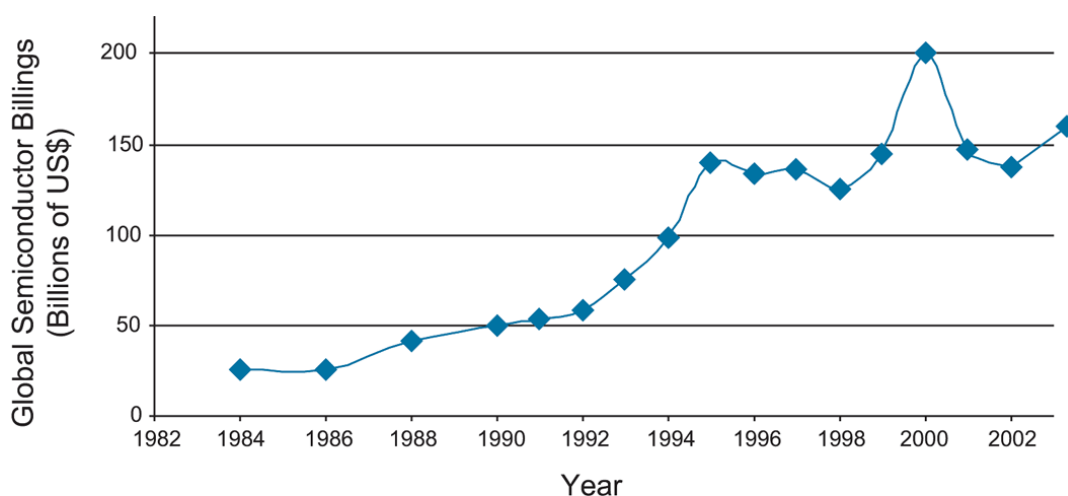
课件下载地址：<http://staff.ustc.edu.cn/~huxw>

# 第 1 章 VLSI 概论

## 本章目录

- ❖ 1.1 全世界半导体市场
- ❖ 1.2 集成电路发展史
- ❖ 1.3 摩尔定律(Moore's Law)
- ❖ 1.4 集成电路的分类
- ❖ 1.5 数字集成电路设计的挑战
- ❖ 1.6 集成电路设计方法

## § 1.1 全世界半导体市场



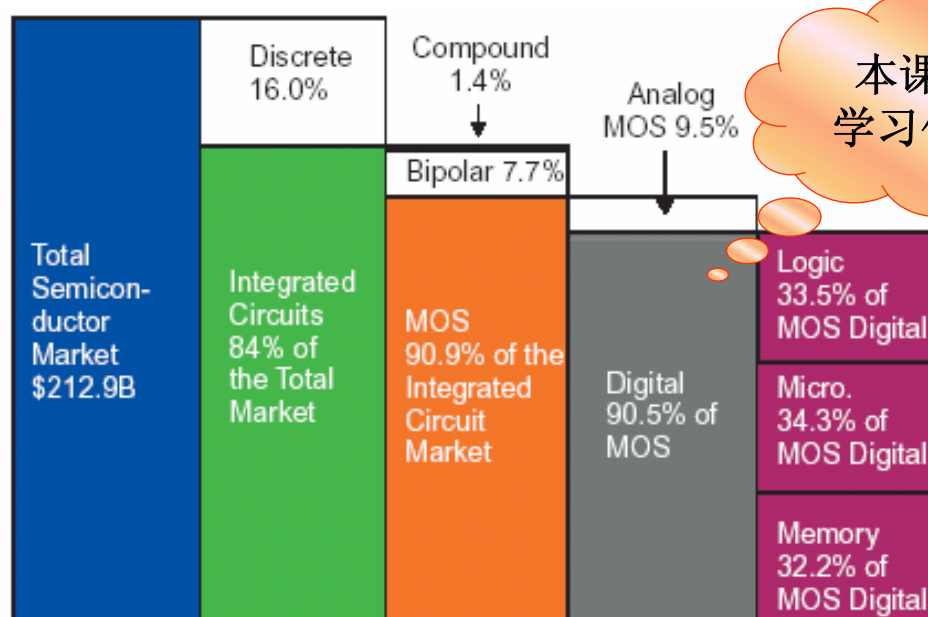
**FIG 1.1** Size of worldwide semiconductor market

Source: Semiconductor Industry Association.

资料来源：美国半导体行业协会

## § 1.1 全世界半导体市场

### 2004年半导体产品类型比例



本课程  
学习任务

## § 1.1 全世界半导体市场

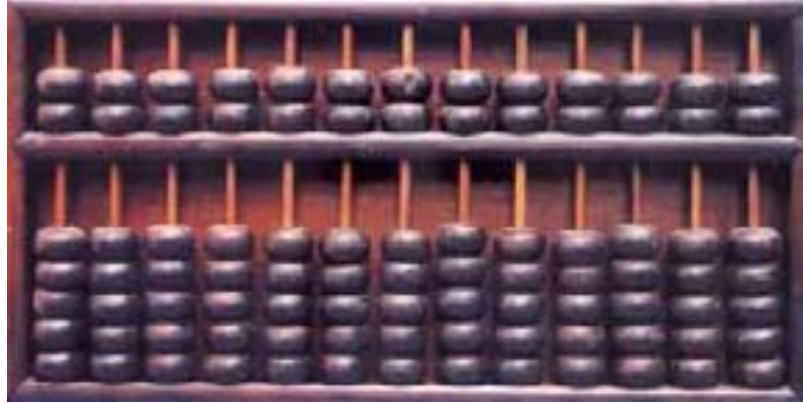
### 集成电路产业发展现状

- 计算机和通信是信息社会的两大支柱，集成电路设计是计算机和通信的核心技术。以集成电路为核心的电子信息产业已成为世界第一大产业。
- 目前，发达国家国民经济总产值增长部分的**65%**与集成电路相关。世界范围内集成电路销售额以年平均**15%**的速度增长，**2010**年达到**6000**亿美元。
- 现代经济发展的数据表明，每**1~2**元的集成电路产值，带动了**10**元左右电子工业产值的形成，进而带动了**100**元**GDP**的增长。
- 如果以单位质量的“钢”对国民生产总值的贡献为**1**来计算，则小轿车为**5**，彩电为**30**，计算机为**1000**，而集成电路则高达**2000**。

## § 1.2 集成电路发展史



最早的“计算器” ——算盘



2018-9-5

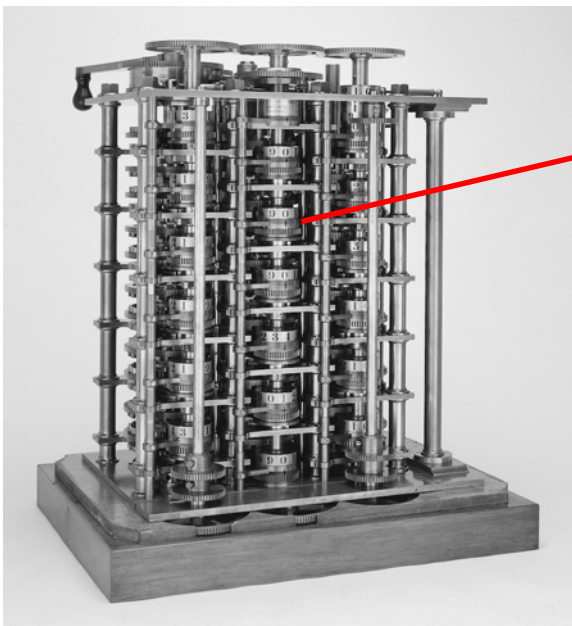
第1章 VLSI概论

11

## § 1.2 集成电路发展史



• 第一个自动计算器（1832年）



**The Babbage  
Difference Engine  
(1832)**

**25,000 parts  
cost: £17,470**

2018-9-5

第1章 VLSI概论

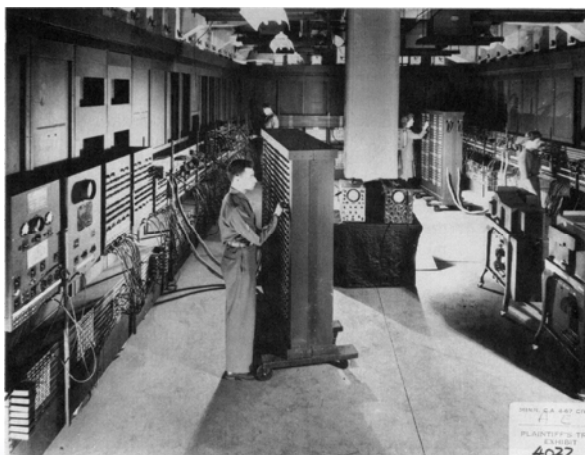
12



## § 1.2 集成电路发展史

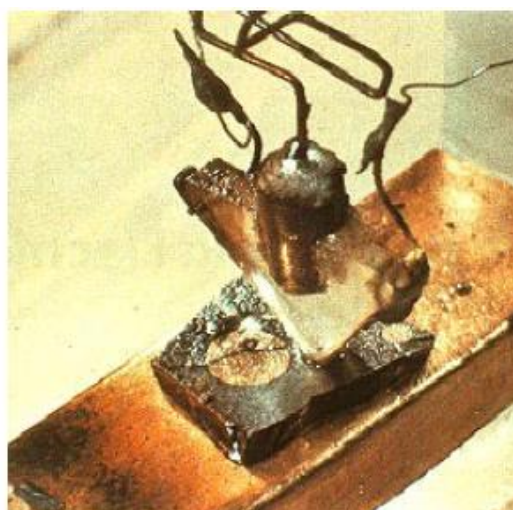
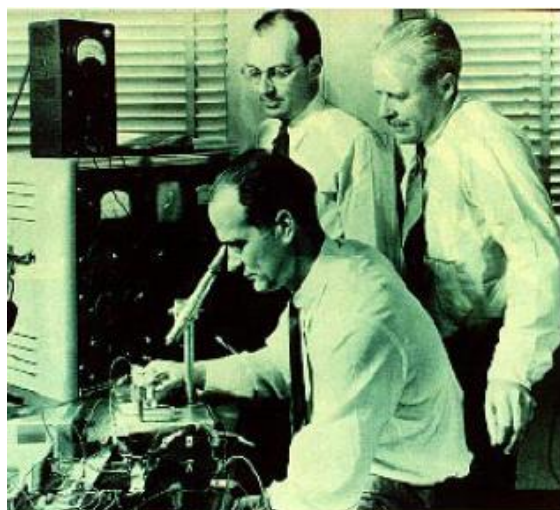
- **1904年**：英国电气工程师**Fleming**发明真空二极管，标志着世界从此进入了电子时代。
- **1906年**：美国人**Lee De Forest**发明真空三极管，为电子计算机的发展奠定了基础。
- **ENIAC – 第一台电子计算机 (1946年)**

诞生于美国宾夕法尼亚大学，  
**18000**电子管，**6000**继电器，  
**7000**个电阻，**10000**个电容，  
重**30**吨，**30**米长，功率  
**174KW**。时钟频率**100KHz**，  
平均正常工作时间**2.5**小时。



## § 1.2 集成电路发展史

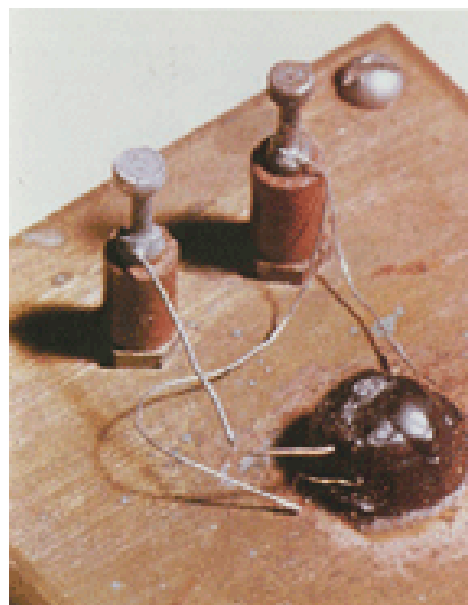
- **1940年**贝尔实验室**Russel**发明PN结
- **1947年底**贝尔实验室**John Bardeen**和 **Walter Brattain** 发明点接触晶体管（**point contact transistor**）



## § 1.2 集成电路发展史



- **1951年**贝尔实验室**William Shockley** 发明了更实用的结型晶体管（**junction transistor**），不久用于电话上。
- **1956年**，**William Shockley**，**John Bardeen**和**Walter Brattain** 获得**Nobel**物理奖。



2018-9-5

第1章 VLSI概论

15

## § 1.2 集成电路发展史



- **1958年 - 发明集成电路**

**集成电路**：采用一定的制造工艺，把整个电路的元器件制作在同一块半导体基片上，构成特定功能的电子电路。

**1958年9月**，**Texas Instruments**（简称**TI**）公司**Jack Kilby**用**5个**集成元件做出了简单振荡器，**1959年2月**申请专利。



2018-9-5

第1章 VLSI概论

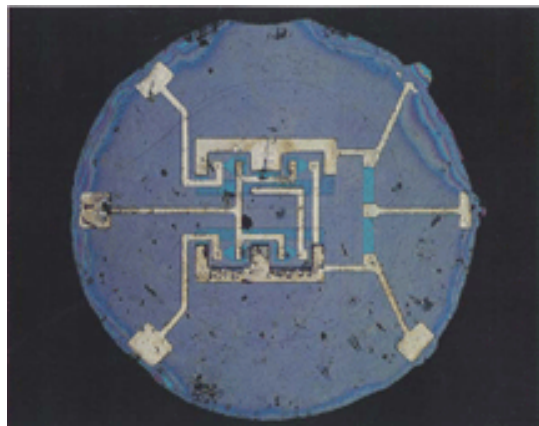
16



## § 1.2 集成电路发展史

- **1959年 – 发明平面工艺技术**

1959年7月Fairchild公司Robert Noyce结合其同事Jean Hoerni发明的刻蚀氧化硅工艺,在电路上淀积金属薄层进行电路连接,使复杂集成电路成为可能。

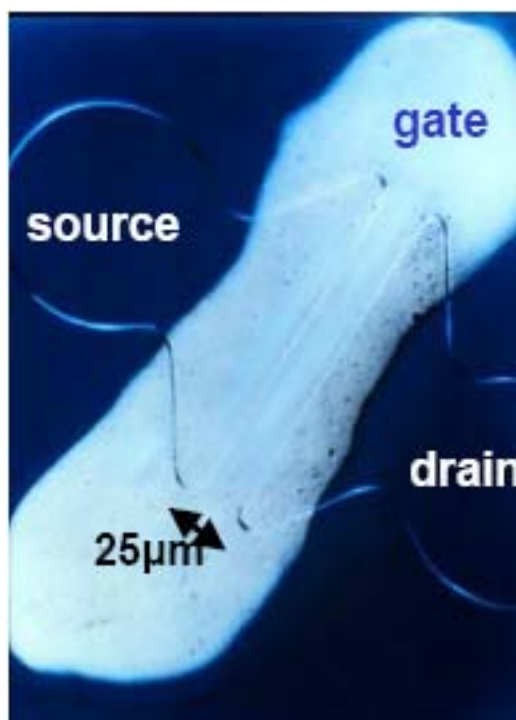


**2000年, Jack Kilby, Robert Noyce获得Nobel物理奖。**

## § 1.2 集成电路发展史

- **1960年: Bell实验室 Kahng和Atalla造出第一个MOSFET**

- 栅极: Al
- 沟道长度:  $25\mu\text{m}$
- 栅氧层厚度:  $100\text{nm}$

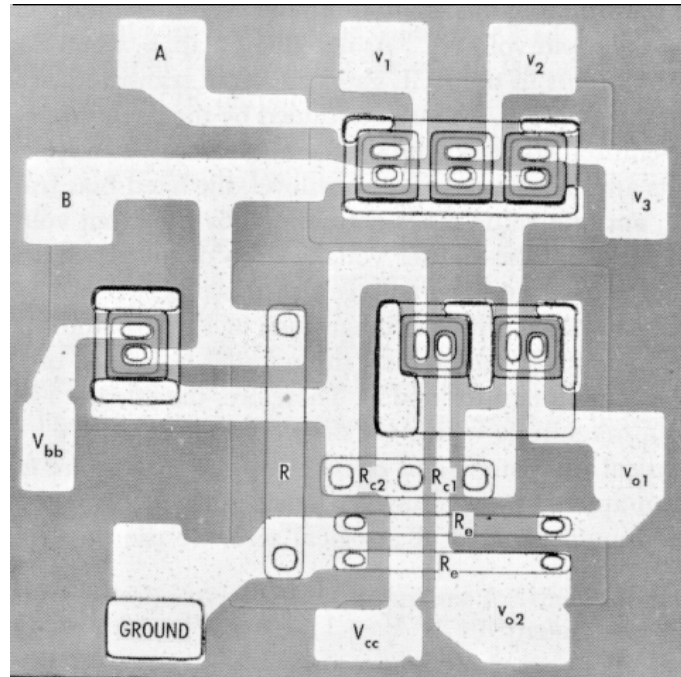


## § 1.2 集成电路发展史



**Bipolar logic**  
1960's

**ECL 3-input Gate**  
Motorola 1966



2018-9-5

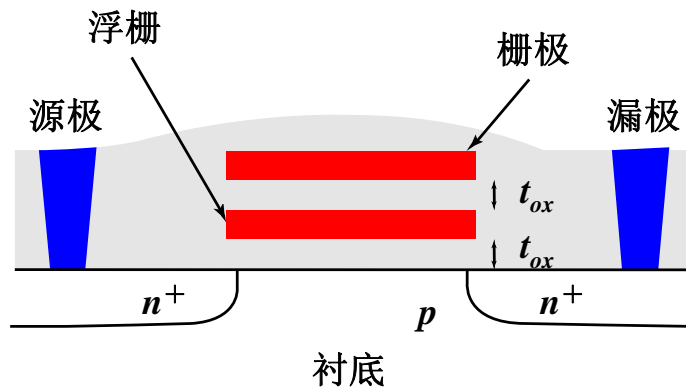
第1章 VLSI概论

19

## § 1.2 集成电路发展史



•1967年：Bell实验室的Kahng和Sze发明浮栅（Floating gate）技术



器件截面图

2018-9-5

第1章 VLSI概论

20

## § 1.2 集成电路发展史

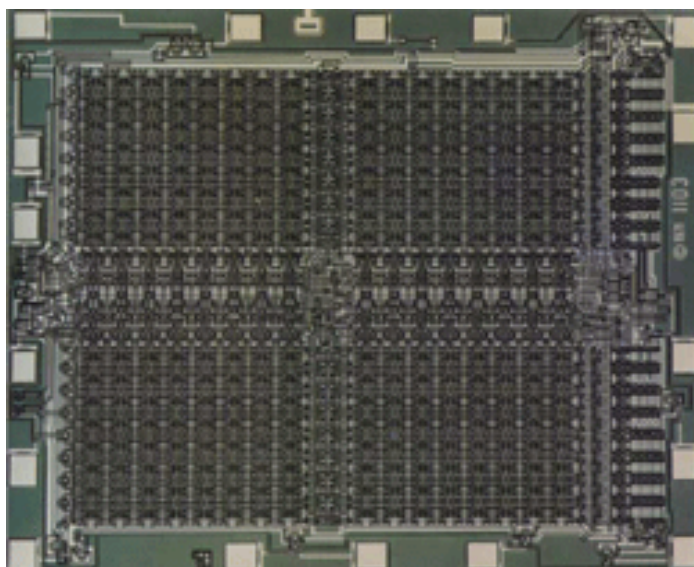


- **1970年：Intel公司  
1K bits DRAM芯片**

工艺：硅栅PMOS工艺

特征尺寸： $8\mu\text{m}$

芯片面积： $10\text{mm}^2$



资料来源：Intel

2018-9-5

第1章 VLSI概论

21

## § 1.2 集成电路发展史



- **1971年：Intel 4004**

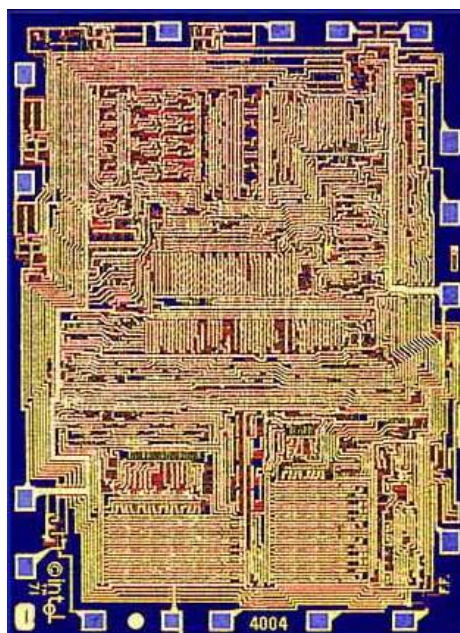
工艺：硅栅 PMOS工艺

特征尺寸： $10\mu\text{m}$

晶体管数：**2300个**

时钟频率：**108KHz**

芯片面积： $13.5\text{mm}^2$



资料来源：Intel

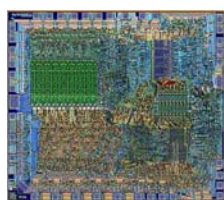
2018-9-5

第1章 VLSI概论

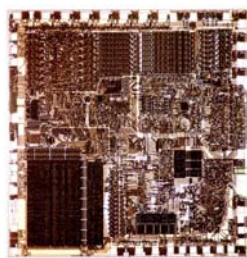
22



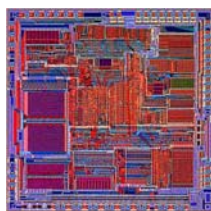
## § 1.2 集成电路发展史



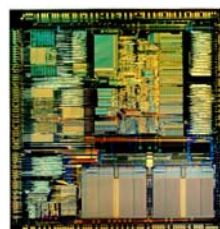
Intel 8080



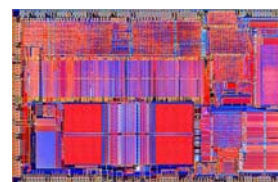
Intel 8086/8088



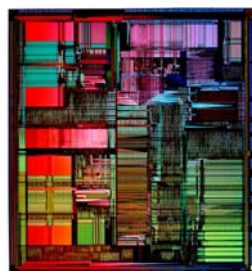
Intel 80286



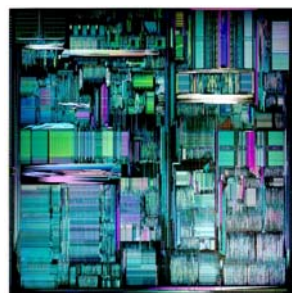
Intel 80386



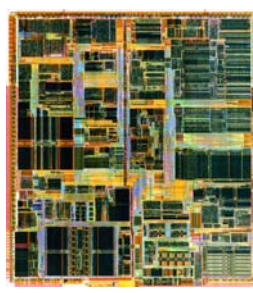
Intel 80486



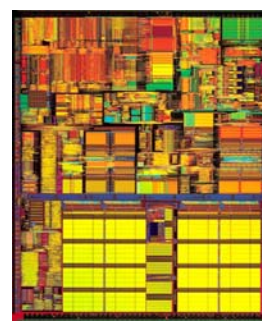
Intel Pentium®



Intel Pentium® Pro



Intel Pentium® II



Intel Pentium® III

资料来源: Intel

2018-9-5

第1章 VLSI概论

23

## § 1.2 集成电路发展史



时间	微处理器	工艺	特征尺寸	芯片面积	晶体管数	时钟频率
1974年	Intel 8080	NMOS,1P1M	6 $\mu$ m	20.0mm <sup>2</sup>	6,000	2MHz
1978年	Intel 8086/8088	NMOS,1P1M	3 $\mu$ m	28.6mm <sup>2</sup>	29,000	4.7-10MHz
1982年	Intel 80286	CMOS,1P2M	1.5 $\mu$ m	68.7mm <sup>2</sup>	134,000	6-12MHz
1985年	Intel 80386	CMOS,1P2M	1.5 $\mu$ m	104mm <sup>2</sup>	275,000	16-33MHz
1989年	Intel 80486	CMOS,1P3M	1.0 $\mu$ m	163mm <sup>2</sup>	1.2M	25-50MHz
1993年	Intel Pentium®	BiCMOS,1P3M	0.8 $\mu$ m	264mm <sup>2</sup>	3.2M	60-66MHz
1995年	Intel Pentium® Pro	BiCMOS,1P4M	0.35 $\mu$ m	310mm <sup>2</sup>	5.5M	150-200MHz
1997年	Intel Pentium® II	CMOS,1P4M	0.35 $\mu$ m	209mm <sup>2</sup>	7.5M	233-300MHz
1999年	Intel Pentium® III	CMOS,1P6M	0.18 $\mu$ m	140mm <sup>2</sup>	28M	500-733MHz

2018-9-5

第1章 VLSI概论

24

## § 1.2 集成电路发展史



**2000年:**

**Intel Pentium® 4**

工艺: 硅栅 CMOS工艺,

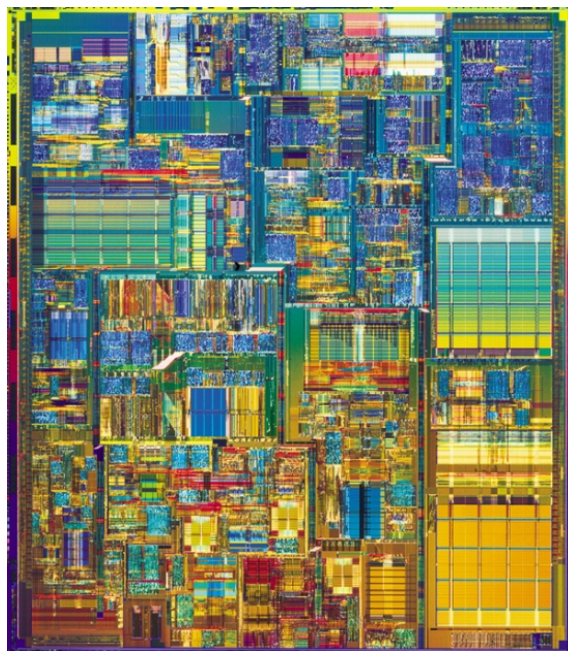
1层多晶, 6层金属

特征尺寸: **0.18 $\mu\text{m}$**

晶体管数: **42M**

时钟频率: **1.4-1.5GHz**

芯片面积: **224mm<sup>2</sup>**



资料来源: Intel

2018-9-5

第1章 VLSI概论

25

## § 1.2 集成电路发展史



### 我国集成电路的发展

1956年研制出第一个锗晶体管

1965年制成了第一片集成电路

### 我国集成电路生产能力方面

1993年生产的集成电路为1.78亿块, 占世界总产量的0.4%, 相当于美国1969年的水平, 日本1971年的水平。

2000年生产的集成电路为58.8亿块, 国内集成电路市场总用量为240亿块, 国内市场占有率为24.5%。绝大部分依靠进口。

2005年生产的集成电路为288亿块, 国内集成电路市场总用量为830亿块, 国内市场占有率为34.7%。

总之, 我国集成电路产业的总体发展水平还很低, 与国外相比大约落后10~15年。

2018-9-5

第1章 VLSI概论

26



## § 1.2 集成电路发展史



### Who are They?



J. Fleming



Lee de Forest



W. Shockley



Jack S. Kilby



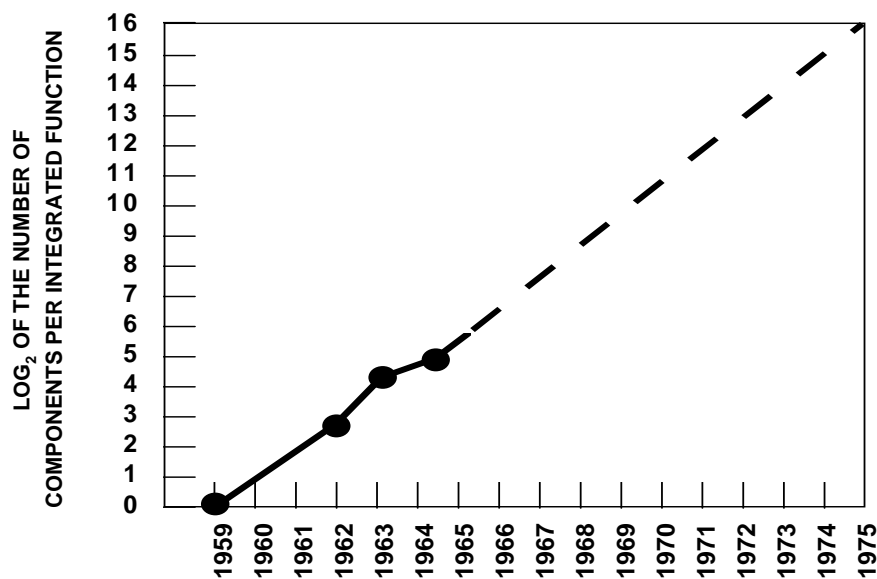
Gordon Moore

2018-9-5

第1章 VLSI概论

27

## § 1.3 摩尔定律(Moore's Law)



*Electronics*, April 19, 1965.

2018-9-5

第1章 VLSI概论

28



## § 1.3 摩尔定律(Moore's Law)

Moore定律 (Moore's Law) :

1965年, Gordon Moore 注意到单块芯片上的晶体管数目每18至24个月 (1.5年至2年) 翻一倍。他预见半导体工艺将在每18个月更新一代。

• 代的含义

– 特征尺寸与集成度

特征尺寸: **0.7x**, 意味着集成度**x2**

– 性能与功能

速度: **2x**

– 芯片尺寸与面积

芯片尺寸: **1.5x**, 意味着芯片面积**x2**

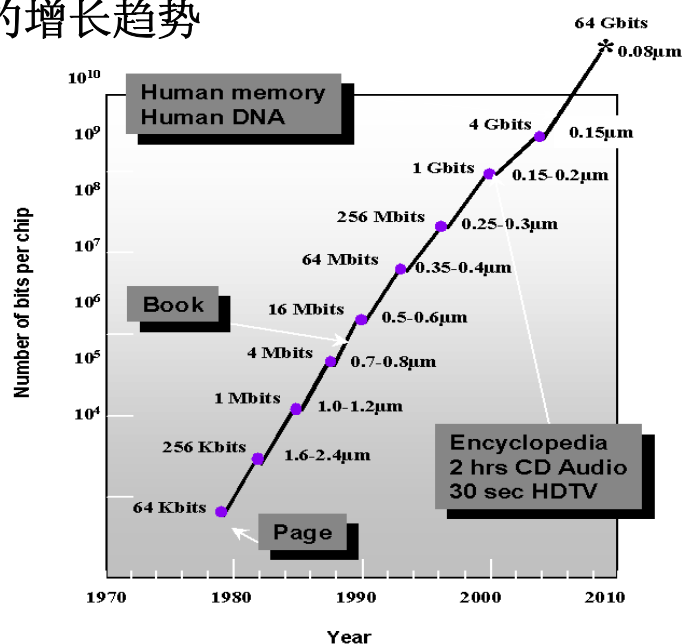
– 成本

单位功能成本**0.7x/年**



## § 1.3 摩尔定律(Moore's Law)

存储器容量的增长趋势

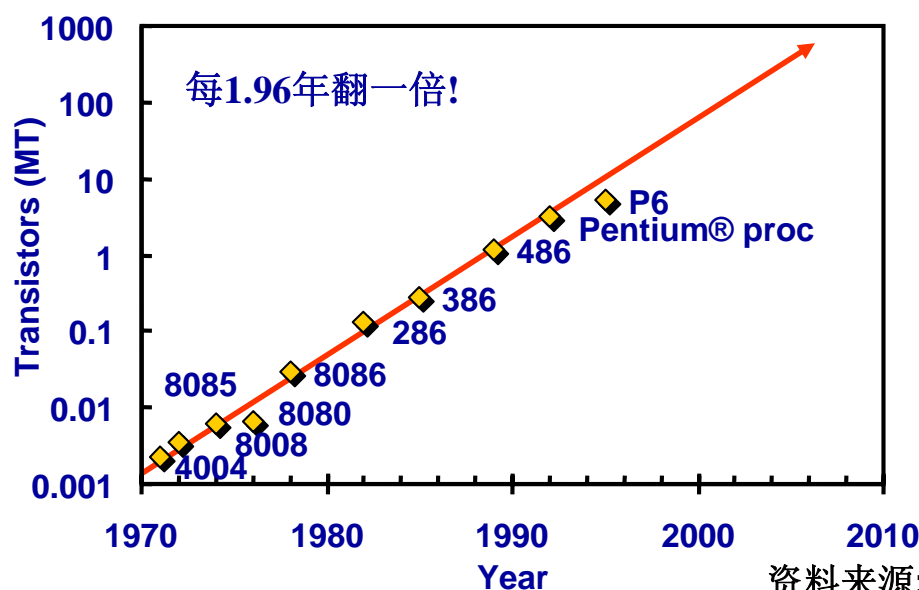


存储器容量每18个月翻一番!



## § 1.3 摩尔定律(Moore's Law)

微处理器晶体管数的增长趋势



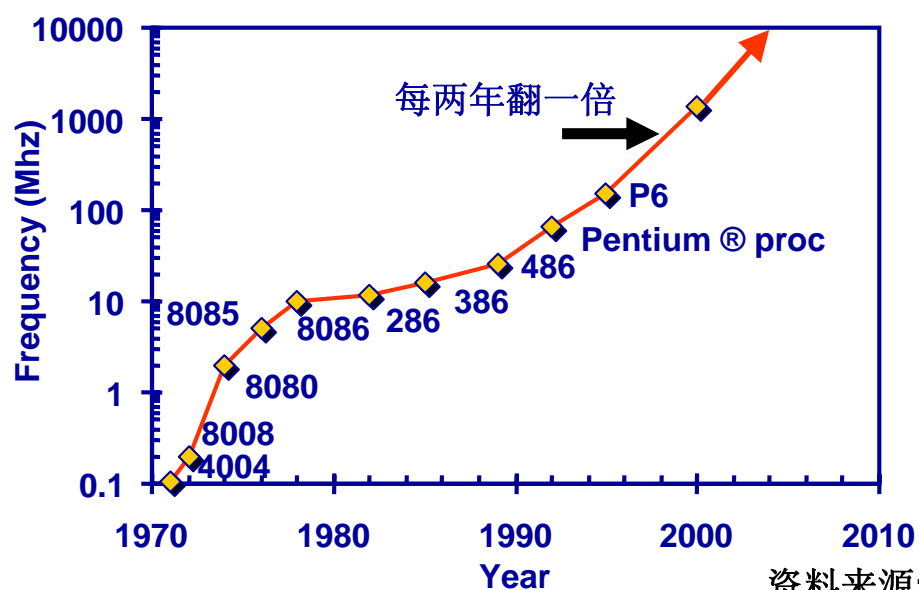
资料来源: Intel

最先进微处理器的晶体管数目每两年翻一倍!



## § 1.3 摩尔定律(Moore's Law)

微处理器工作频率的增长趋势

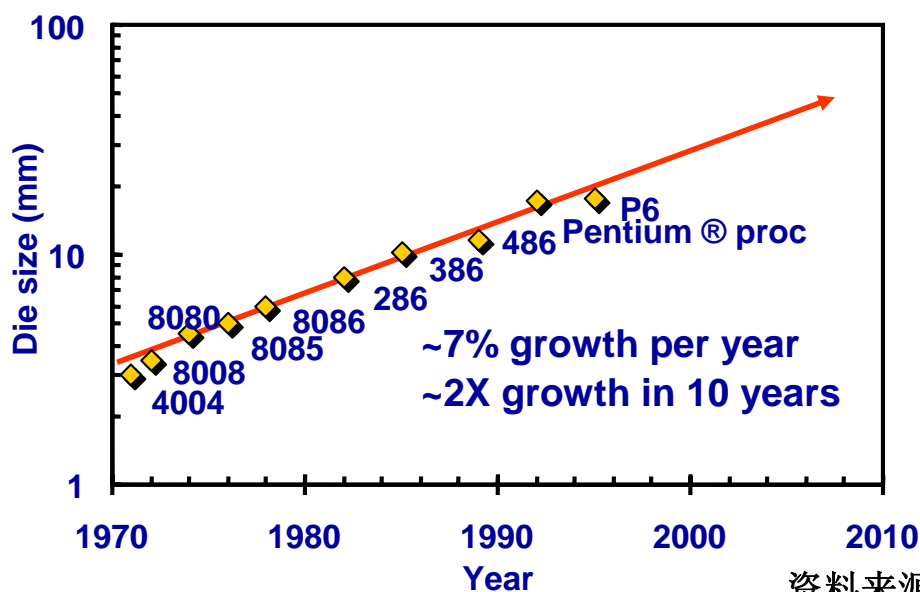


资料来源: Intel

最先进微处理器芯片的工作频率每两年翻一倍!

## § 1.3 摩尔定律(Moore's Law)

微处理器单个芯片尺寸的增长趋势

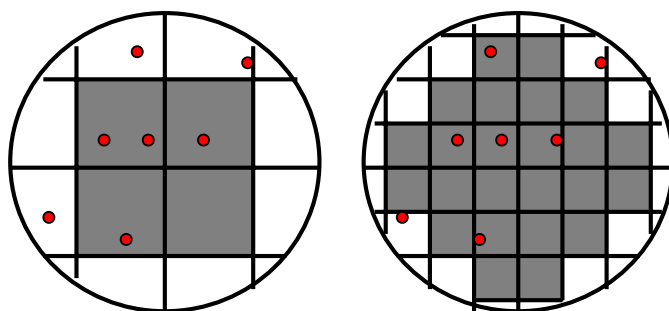


资料来源: Intel

微处理器单个芯片尺寸每年增长7%，每10年增长两倍！

## § 1.3 摩尔定律(Moore's Law)

成品率

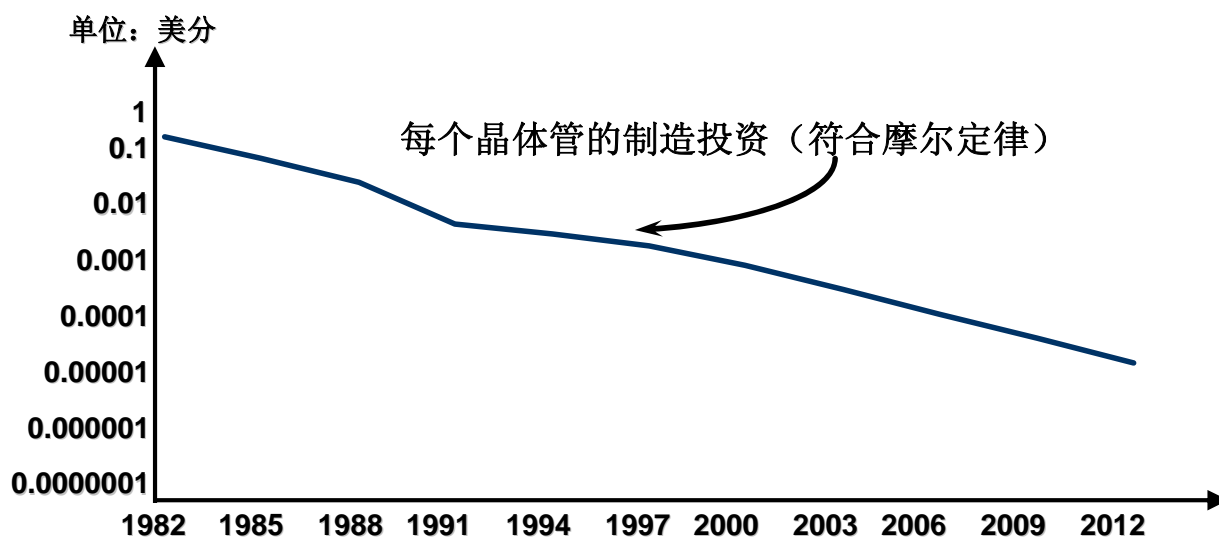


$$\text{芯片成本} = f(\text{芯片面积})^4$$

## § 1.3 摩尔定律(Moore's Law)



### 每个晶体管的成本



2018-9-5

第1章 VLSI概论

35

## § 1.3 摩尔定律(Moore's Law)



### Moore定律 (Moore's Law) :

**1965年, Intel公司的Gordon Moore** 注意到单块芯片上的晶体管数目每**18至24个月 (1.5年至2年)** 翻一倍。他预见半导体工艺将在每**18个月**更新一代。

2018-9-5

第1章 VLSI概论

36





## § 1.4 集成电路的分类

### 1 按集成电路规模分类

- 小规模集成电路(Small Scale IC, SSI):  $<10$ 门
- 中规模集成电路(Medium Scale IC, MSI):  $10\sim 100$ 门
- 大规模集成电路(Large Scale IC, LSI):  $100\sim 10000$ 门
- 超大规模集成电路(Very Large Scale IC, VLSI):  $10^4\sim 10^6$ 门
- 特大规模集成电路(Ultra Large Scale IC, ULSI):  $10^6\sim 10^8$ 门
- 巨大规模集成电路(Gigantic Scale IC, GSI):  $>10^8$ 门

### 2 按制造工艺分类

- 双极IC
- CMOS IC
- BiCMOS IC

2018-9-5

第1章 VLSI概论

37



## § 1.4 集成电路的分类

### 3 按处理的信号类型分类

- 模拟集成电路
- 数字集成电路
- 数模混合集成电路

### 4 按设计方法分类

- 全定制设计
- 半定制设计
- 可编程设计

### 5 按生产的目的是分类

- 通用集成电路
- 专用集成电路 (ASIC)

2018-9-5

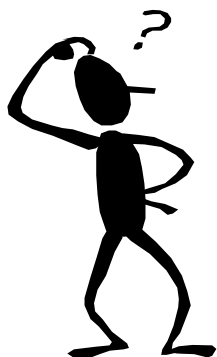
第1章 VLSI概论

38

## § 1.5 数字集成电路设计的挑战



### 数字集成电路设计的挑战



- 超高速设计
- 互连
- 噪声、串扰
- 功耗
- 电源分布
- 时钟分布
- 可移植性
- 投放市场时间
- 等等.....

2018-9-5

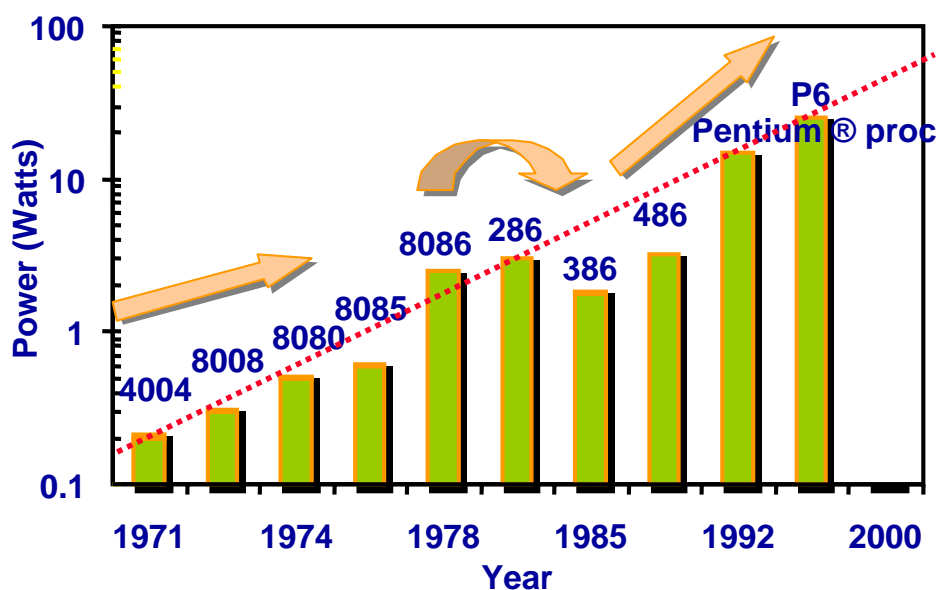
第1章 VLSI概论

39

## § 1.5 数字集成电路设计的挑战



### 微处理器功耗的增长趋势



资料来源: Intel

最先进微处理器的功耗在持续增长!

2018-9-5

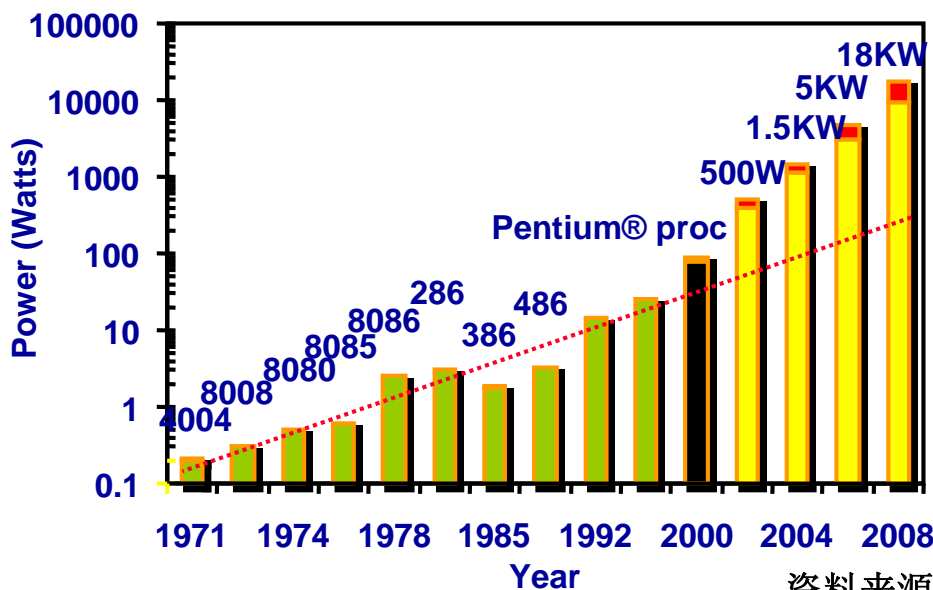
第1章 VLSI概论

40



# § 1.5 数字集成电路设计的挑战

功耗将成为主要问题



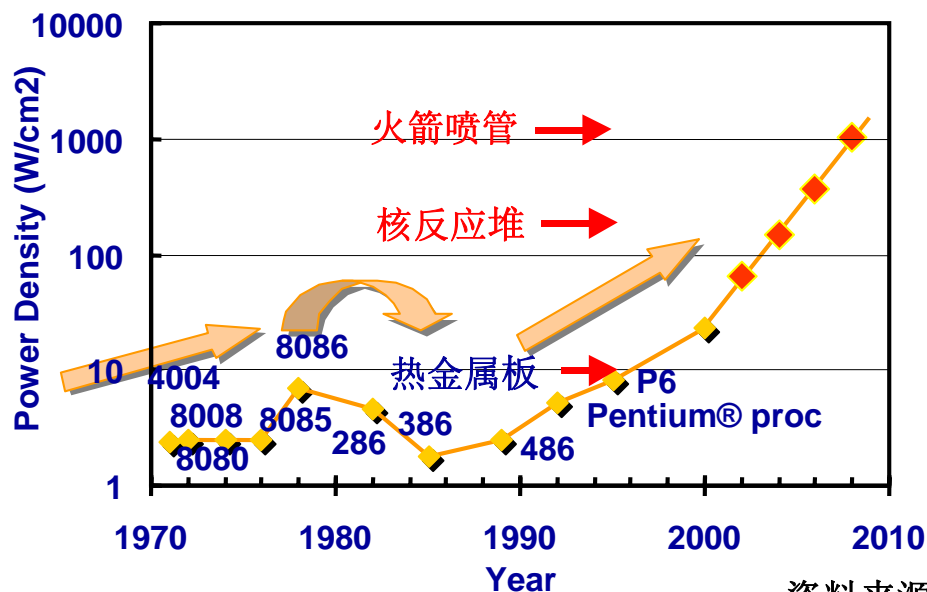
资料来源: Intel

功率的传输和耗散将成为集成电路发展的主要障碍!



# § 1.5 数字集成电路设计的挑战

微处理器功率密度的增长趋势

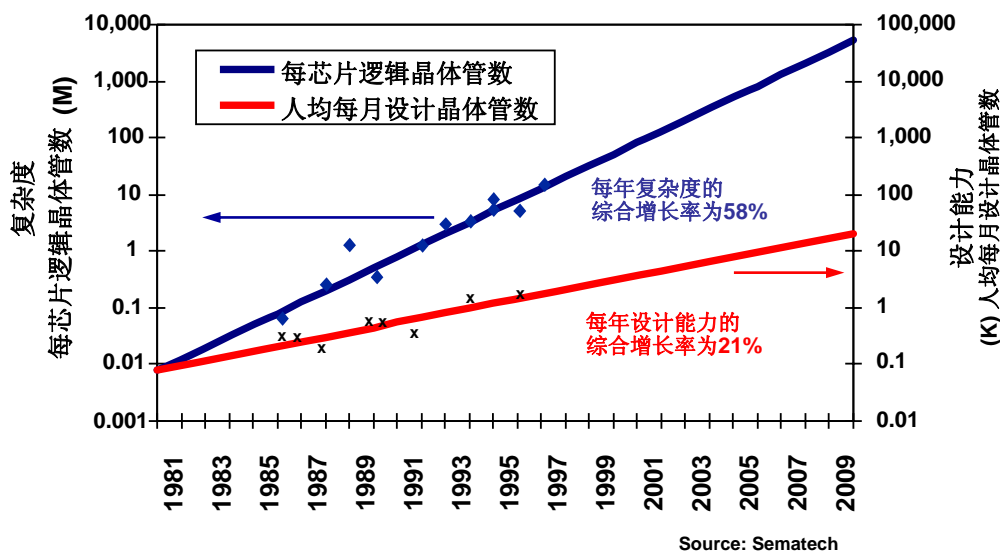


资料来源: Intel



## § 1.6 集成电路设计方法

### 集成电路设计能力的发展趋势



芯片复杂度的增长速度超过了设计能力的增长速度



## § 1.6 集成电路设计方法

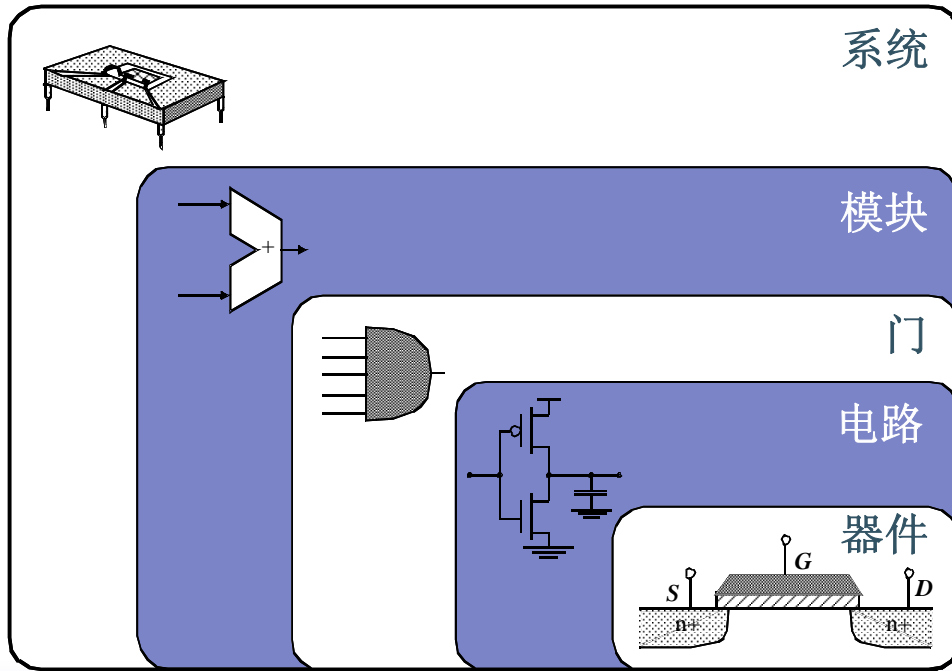
### 基本解决方案

- 1 采用更有效的设计方法和设计流程
- 2 采用更有效、更合适的EDA设计工具
- 3 采用更高层次的设计综合方法和最强有力的验证手段，保证设计的一次成功
- 4 采用低功耗设计方法解决功耗问题
- 5 在前端设计时充分考虑后端设计的要求，减少迭代次数
- 6 采用可测试设计方法，保证芯片的可测试性

# § 1.6 集成电路设计方法



层次化设计：抽象层次



2018-9-5

第1章 VLSI概论

45

# § 1.6 集成电路设计方法



层次化设计的一般框图

- 自顶向下(Top-down)
- 自底向上(Bottom-up)

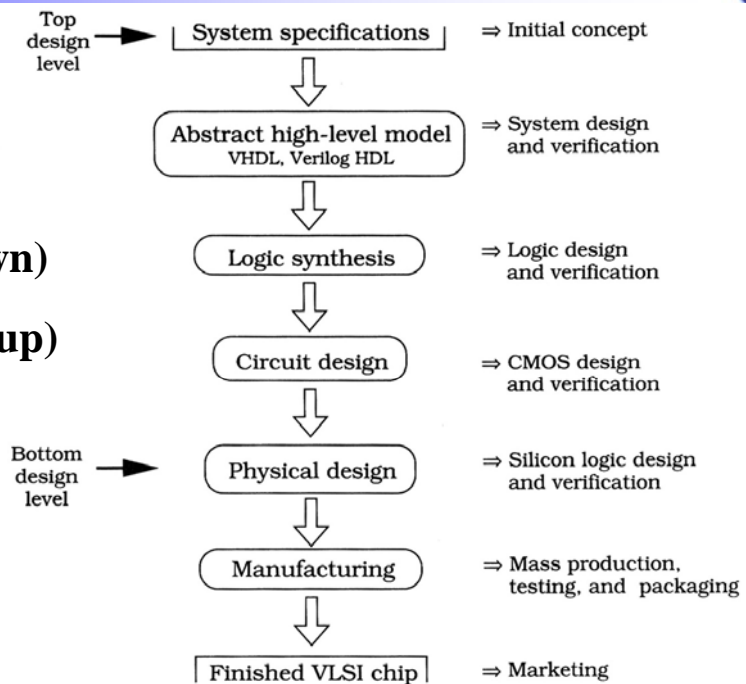


Figure 1.2 General overview of the design hierarchy

2018-9-5

第1章 VLSI概论

46





## 思考：

- 为什么要不断减小特征尺寸？
- 降低电源电压会带来哪些问题？
- 如何减少电容和电感（耦合）的串扰？
- 可以采用哪些方法降低功耗？
- 你预计CPU主频的极限是多少？